PATENT ABSTRACTS OF JAPAN

(11)Publication number:

2001-358105

(43) Date of publication of application: 26.12.2001

(51)Int.CI.

H01L 21/304 H01L 21/3065 H01L 21/306 H01L 21/3205

(21)Application number: 2000-176045

(71)Applicant: MITSUBISHI ELECTRIC CORP

(22)Date of filing:

12.06.2000

(72)Inventor: CHIBAHARA HIROYUKI

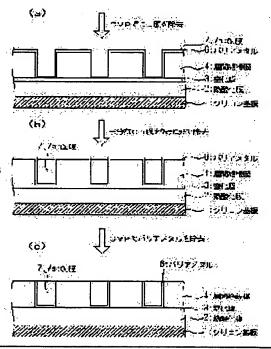
IWASAKI MASANOBU

(54) FORMING METHOD OF EMBEDDED WIRING, CMP DEVICE, AND SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD THEREOF

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a method for forming embedded wiring of flat surface by preventing dishing at chemical-mechanical polishing, independently of layout, such as wiring width, density level of wiring or the like.

SOLUTION: The method includes a first process, where a channel for embedded wiring, is formed at a flat interlayer insulating film 4 formed on a silicon substrate 1, a second process where a barrier metal 6 and Cu films 7 and 7a which are to be a main wiring, a third process where an unwanted Cu film on the interlayer insulating film 4 is removed, with a thin skin left out, by a first chemical-mechanical polishing, a fourth process where only the pellicle- state Cu film is removed by etching until the barrier metal 6 is exposed, and a fifth process where an unwanted barrier metal is removed by a second chemical-mechanical polishing.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection] [Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(P2001-358105A)

			(43)公開日	(43)公開日 平成13年12月26日(2001.12.26)	6H (2001, 12, 26)
(51) Int.CL.		数 別記号	FI		デーマコート*(参考)
H01L 21/304	\$	622	H01L 21/304	622X	5F004
				6228	5F033
21/3065	5902		21/305	B	5F043
21/308	8		21/306	×	
21/3205	502		21/88	×	
			客を建攻 未請求 議求項の数13 OL (全 8 頁)	議校項の数13 C	(長8日) 7(

(22) 出版日 平成12年 6 月12日 (2000. 6.12) 東京都千代田区九の内二丁目 2番3号 (72) 発明者 千葉原 宏幸 東京都千代田区九の内二丁目 2番3号 東京都千代田区九の内二丁目 2番3号 三菱電機株式会社内 (72) 発明者 岩崎 正修 東京都千代田区九の内二丁目 2番3号 三菱電機株式会社内 (74) 代理人 100082175 弁理士 高田 守 (外3名)	三菱電橋株式会社 東京都子代田区丸の内二丁目2番3号 (72)発明者 千葉原 宏幸 東京都子代田区丸の内二丁目2番3号 東京都子代田区丸の内二丁目2番3号 東電線株式会社内 (72)発明者 岩橋 正修 東京都子代田区丸の内二丁目2番3号 東京都子代田区丸の内二丁目2番3号 東京都子代田区丸の内二丁目2番3号 東東都三十二萬田 守 (外3名) (74)代理人 100082175 弁理士 高田 守 (外3名)	(21)出题海导	侍取2000-176045(P2000-176045)	(11)出版人 000006013	000006013
平成12年6月12日(2000, 6.12) 東京都子代田区丸の内二丁目2番3号 (72)発明者 千葉原 宏幸 東京都子代田区丸の内二丁目2番3号 養電機株式会社内 (72)発明者 岩崎 正修 東京都子代田区丸の内二丁目2番3号 英電機株式会社内 (74)代型人 100082175 弁理士 高田 守 (4、3名)	平成12年6月12日(2000, 6, 12) (72)発明者 子業原 宏幸 東京都子代田区丸の内二丁目2番3号 養電機株式会社内 (72)発明者 岩崎 正修 東京都子代田区丸の内二丁目2番3号 変電機株式会社内 (74)代理人 100082175 弁理士 高田 守 (外3名).				三菱毛蓋株式会社
:幸 (田区丸の内二丁目2番3号 (会社内 (田区丸の内二丁目2番3号 (会社内	7章 (田 守 (外3名)	(22) (出版日	平成12年6月12日(2000.6.12)		東京都千代田区丸の内二丁目2番3号
(毎社が (会社が (年代がの内二丁目2番3号 (毎社が (会社が)	(田 氏 (外 3 名) (金社内 (金社内 (金社内 (金社内 (金社内 (金社内 (多名))) (金社内 ((72) 発明者	千葉原 宏幸
(会社内 f (田区丸の内二丁目2番3号 (会社内 i田 守 (外3名)	(会社内 (E) (会社内 (日 中 (外3名)				東京都千代田区九の内二丁目2番3号 三
f (田区丸の内二丁目2番3号 (会社内 1日 守 (外3名)	f (田 文 (外3名) (日 文 (外3名)	•			養養種株式会社内
(田区丸の内二丁目2番3号 (会社内 (田 守 (内3名)	(田区丸の内二丁目 2番3号 (会社内 (田 守 (外3名)			(72) 発明者	岩橋 正修
A 在 中 中	(会社内 5H 守 (外3名)		-		東京都千代田区九の内二丁目2番3号 三
₽	S田 守 (外3名)				遊電機株式会社内
	(#3 &)			(74)代理人	100082175

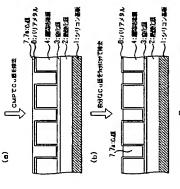
	40000000000000000000000000000000000000				•
<u>. </u>					一番 一番 一番 一番 一番 一番 一番 一番

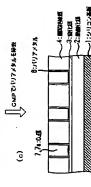
埋め込み配線の形成方法およびCMP装置、並びに半導体装置およびその製造方法 (54) [発明の名称]

57) [要約]

トに関わり無く、化学機械研磨によるディッシングを防 【課題】 配線幅・配線の密集度などといったレイアウ 止し、平坦な装面の埋め込み配線の形成方法を得る。

を、パリアメタル6が露出するまでエッチングにより除 【解決手段】 シリコン基板1上に形成された平坦な層 間絶縁膜4に埋め込み配線用の確を形成する第1の工程 7 a を形成する第2の工程と、層間絶縁膜4上の不要な C u 膜を薄皮残した状態まで、1回目の化学機械研磨に 去する第4の工程と、不要なパリアメタルを2回目の化 より除去する第3の工程と、海皮の状態のCu膜のみ と、この溝にパリアメタル6と主配線となるCu膜7、 学機械研磨により除去する第5の工程とを有する。





[特許請求の範囲]

【請求項1】 半導体基板上に形成された平坦な層間絶 L記簿にバリアメタルと主配線となるCu膜を形成する 蒙膜に埋め込み配線用の溝を形成する第1の工程と、 第2の工程と、

で、1回目の化学機械研磨により除去する第3の工程 上記層間絶縁膜上の不要なCu膜を薄皮残した状態ま

上記薄皮の状態のCu膜のみを、上記パリアメタルが露 出するまでエッチングにより除去する第4の工程と、

する第5の工程とを有することを特徴とする埋め込み配 不要なパリアメタルを2回目の化学機械研磨により除去 【謝求項2】 上記パリアメタルがTaまたはTaNを 含む材料であり、かつ上記Cu膜のエッチングは、木素 イオン徴度がpH6以下で、上記パリアメタルがエッチ ングされにくい酸性溶液の薬液を用いて行われることを

Cu膜との化学反応が活性なガスで、上記パリアメタル がエッチングされにくいガスを用いた気相エッチングで あることを特徴とする請求項1記載の埋め込み配線の形 含む材料であり、かつ上記Cu膜のエッチングは、上記

特徴とする請求項1記載の埋め込み配線の形成方法。

学機械研磨 (Cu膜研磨) から、上記2回目の化学機械 研磨 (パリアメタル研磨) 終了までを、一台のCMP装 **園内でクローズさせることを特徴とする請求項1~3の** 【粉求項4】 上記Cu膜のエッチングをCMP装置内 の洗浄ユニット内で行うことによって、上記1回目の化 いずれかに記載の埋め込み配線の形成方法。 【鞘水項5】 上記Cu膜のエッチングの際に、上記半 尊体基板のウエハ装面の変化を光検出手段で検知し、上 かけることを特徴とする請求項1~4のいずれかに記載 記パリアメタルの戯出でエッチングのエンドポイントを の埋め込み配線の形成方法。

ドポイントをかけることを特徴とする請求項3記載の埋 【請求項6】 上記Taの発光スペクトルを検出するこ とにより、上記パリアメタルの韓出でエッチングのエン め込み配線の形成方法。

用いて行うことを特徴とする請求項1~7のいずれかに 【静求項7】 Arイオンによるスパッタエッチを用い て、上記薄皮のCu膜を除去することを特徴とする請求 [請求項8] 上記2回目の化学機械研磨は、上記半導 体基板の坡面から上記パリアメタルの厚さ分だけ上記C タルのみが強択的に研磨される研磨剤または研磨条件を u膜がリセスするまでエッチングを行い、上記パリアメ 項1~6のいずれかに記載の埋め込み配線の形成方法。 記載の埋め込み配線の形成方法。

【請求項9】 上記2回目の化学機械研磨は、上記Cu 以と上記層間絶縁膜との研磨速度が同じで、上記パリア

メタルの研磨速度のみを両者以上に増大させた研磨剤ま たは研磨条件を用いて行うことを特徴とする請求項1~ 8のいずれかに記載の埋め込み配線の形成方法。 [請求項10] 半導体基板上の短間絶縁膜に形成され た埋め込み配線用の溝を埋めているパリアメタルと主配 線となるCu膜の内、核Cu膜を薄皮が残る状態まで研 L記C u 膜を必要な肚だけ洗浄する第1の洗浄コニット 磨する第1の研磨ユニットと、

上記パリアメタルの不要なものを除去する第2の研磨ユ

上記半導体基板に付着した研磨剤を洗浄する第2の洗浄 ニットと

【翻水項11】 上記半導体基板のウエハ装面の変化を 検知し、上記パリアメタルの路出でエッチングの終点検 出を行う光検出手段を備えたことを特徴とする翻求項1 ユニットとを備えたことを特徴とするCMP装配。 0 記載のC P M装配。

けられた埋め込み紀線用の備に形成され、パリアメタル [請求項12] 半導体基板上の平坦な層間絶縁膜に散 と主配線となるCu膜を有し、装面が平坦な埋め込み配 線を備えたことを特徴とする半導体装置。

【湖求項13】 半導体基板上に形成された平坦な層間 上記権にバリアメタルと主配線となるCu膜を形成する 絶縁膜に埋め込み配線用の溝を形成する第1の工程と、 第2の工程と

で、1回目の化学機械研磨により除去する第3の工程 上記層間絶縁膜上の不要なCu膜を薄皮残した状態ま

上記薄皮の状態のCu膜のみを、上記パリアメタルが蘇 出するまでエッチングにより除去する第4の工程と、

不要なパリアメタルを2回目の化学機械研磨により除去 する第5の工程とを用いて埋め込み配線を形成する処理 工程を少なくとも含むことを特徴とする半導体装置の製 造力法。

発明の詳細な説明】

械研磨) 注を用いた埋め込み配線の形成方法およびこの 発明の属する技術分野】この発明は、CMP(化学機 埋め込み配線の形成方法に使用するCMP装置、並びに 半導体装置およびそのに関するものである。 0001]

[0002]

【従来の技術】従来、CMPを用いた埋め込み配線の形 示されたようなものがある。この従来例では、例えば図 8および図9に示すように、先ず、シリコン基板26上 の熟盤化膜27、窒化膜28および層間絶縁膜29から なる酸化シリコン酸にフォトリソグラフィー・ドライエ ル30およびCu膜31、31aを谦内に埋め込み、最 後にCMPにより不要なCu膜およびバリアメタルを除 成方法として、例えば特開平6-120219号公報に ッチング工程で配線用の確を加工し、次に、パリアメタ

3

Ŧ

特開平13-358105

[0003]また、別な従来例として、例えば、特開平 去して埋め込み配線を形成するものである。

ップ目では研磨速度の大きい条件で、対象とする金属膜 第2000-12543号公報や特開平9-32639 2号公報に示されたものがある。この従来例では、CM Pによる配線・プラグ形成を2ステップに分け、1ステ をあらかた除去し、2ステップ目では研磨速度を小さく した条件で処理し、研磨後の配線・プラグの凹みが小さ くなるようにするものである。

な従来の埋め込み配線の形成方法では、以下のような問 るが、現実には図8および図9に示すように、CMPに よるCu配級のディッシングが発生するという問題点が 【発明が解決しようとする課題】ところで、上述のよう 題点があった。先ず、上記特開平6-120219号公 報による方法は、埋め込み配線形成の基本フローではあ

速度が小さい場合のそれぞれディッシングの発生を示し が、パリアメタルの研磨速度が小さい場合、図9はCu 膜とバリアメタルの研磨速度は大きいが、酸化膜の研磨 【0004】即ち、図8はCu膜の研磨速度は大きい ている。これは、CMPに用いるスラリー (研磨剤)

【0005】また、上記特開第2000-12543号 が、Cu膜は早く研磨するが、パリアメタルあるいは酸 化酸は研磨しにくいように成分を制御しているため、C u膜以外の異種膜が基板表面に腐出したときに、Cu膜 のみが強択的に研磨され、配線が凹んでしまうためであ もたらされるが、配換幅の大きい箇所ほど研磨布の変形 る。この凹みはウエハと作用する研磨布の変形によって **品が大きくなるためディッシング最も大きくなる。**

は、実質的に上記従来例の問題点を解決するべく、CM Pによる配線・プラグ形成を2ステップに分けているも を軽減させることはできるが、CMPという技術を用い のであり、スラリーを工夫して、研磨後の配線・プラグ ている以上、若干の金属部分の凹みは避けられないとい 公報および特開平9-326392号公報による方法 う問題点があった。

ングを防止し、平坦な装面を有する埋め込み配線の形成 方法およびCMP装置、並びに半導体装置およびその製 【0006】この発明は、配線幅・配線の密集度などと いったワイアウトに関わり無く、CMPによるディッツ 造方法を提供することを目的とする。

0007

め込み配線の形成方法は、半導体基板上に形成された平 坦な層間絶縁膜に埋め込み配線用の溝を形成する第1の 【課題を解決するための手段】請求項1の発明に係る埋 工程と、上記様にパリアメタルと主配線となるCu膜を 膜を薄皮残した状態まで、1回目の化学機械研磨により 形成する第2の工程と、上配格間絶縁膜上の不要なCu を、上記パリアメタルが露出するまでエッチングにより 除去する第3の工程と、上記蒋皮の状態のCu膜のみ

化学機械研磨により除去する第5の工程とを有するもの 除去する第4の工程と、不要なバリアメタルを2回目の

がTaまたはTaNを含む材料であり、かつ上記Cu膜 【0008】 請求項2の発明に係る埋め込み配線の形成 方法は、翻求項1の発明において、、上記パリアメタル のエッチングは、木素イオン黴度がpH6以下で、上記 パリアメタルがエッチングされにくい酸性溶液の薬液を 用いて行われるものである。

TaまたはTaNを含む材料であり、かつ上記Cu膜の で、上記パリアメタルがエッチングされにくいガスを用 【0009】 請求項3の発明に係る埋め込み配線の形成 方法は、 額求項1の発明において、 上記パリアメタルが エッチングは、上記Cu膜との化学反応が活性なガス いた気相エッチングを行うものである。

行うことによって、上記1回目の化学機械研磨 (Cu膜 研磨)から、上記2回目の化学機械研磨 (バリアメタル 方法は、請求項1~3のいずれかの発明において、上記 Cu膜のエッチングをCMP装置内の洗浄ユニット内で 【0010】 請求項4の発明に係る埋め込み配線の形成 研磨)終了までを、一台のCMP装置内でクローズさせ るものである。 【0011】請求項5の発明に係る埋め込み配線の形成 方法は、請求項1~4のいずれかの発明において、上記 【0012】 請求項6の発明に係る埋め込み配線の形成 Cu膜のエッチングの際に、上記半導体基板のウエハ投 面の変化を光検出手段で検知し、上記パリアメタルの路 方法は、請求項3の発明において、上記Ta の発光スペ 出でエッチングのエンドポイントをかけるものである。

[0013] 請求項7の発明に係る埋め込み配線の形成 クトルを検出することにより、上記パリアメタルの鶴出 方法は、請求項1~6のいずれかの発明において、Ar イオンによるスパッタエッチを用いて、上記薄皮のCu でエッチングのエンドポイントをかけるものである。 膜を除去するものである。

方法は、 請求項1~7のいずれかの発明において、上記 記パリアメタルの厚き分だけ上記Cu膜がリセスするま でエッチングを行い、上記パリアメタルのみが選択的に 【0014】 請求項8の発明に係る埋め込み配線の形成 2回目の化学機械研磨は、上記半導体基板の装面から上 研磨される研磨剤または研磨条件を用いて行うものであ

との研磨速度が同じで、上記パリアメタルの研磨速度の 【0015】請求項9の発明に係る埋め込み配線の形成 方法は、請求項1~8のいずれかの発明において、上記 2回目の化学機械研磨は、上記Cu膜と上記層間絶縁膜 みを両者以上に増大させた研磨剤または研磨条件を用い て行うものである。

【0016】請求項10の発明に係るCMP装置は、半 算体基板、Lの
周間絶縁膜に形成された
埋め込み配線用の

該C u 膜を薄皮が残る状態まで研磨する第1の研磨ユニ ユニットと、上記パリアメタルの不要なものを除去する 第2の研磨ユニットと、上配半導体基板に付着した研磨 ットと、上記Cu膜を必要な量だけ洗浄する第1の洗浄 溝を埋ているパリアメタルと主配線となるCu膜の内、 剤を洗浄する第2の洗浄ユニットとを備えたものであ 【0017】 請求項11の発明に係るCMP装置は、請 求項10の発明において、上記半導体基板のウエハ表面 の変化を検知し、上記パリアメタルの露出でエッチング

体基板上の平坦な層間絶縁膜に設けられた埋め込み配線 用の溝に形成され、パリアメタルと主配線となるCu模 【0018】請求項12の発明に係る半導体装置、半導 を有し、装面が平坦な埋め込み配線を備えたものであ の終点検出を行う光検出手段を備えたものである。

【0019】請求項13の発明に係る半導体装置の製造 方法は、半導体基板上に形成された平坦な層間絶縁膜に 埋め込み配線用の溝を形成する第1の工程と、上記溝に パリアメタルと主配線となるC u膜を形成する第2の工 程と、上記層間絶縁膜上の不要なCu膜を薄皮残した状 態まで、1回目の化学機械研磨により除去する第3の工 ルが腐出するまでエッチングにより除去する第4の工程 と、不要なバリアメタルを2回目の化学機械研磨により 除去する第5の工程とを用いて埋め込み配線を形成する 程と、上記薄皮の状態のCu膜のみを、上記パリアメタ 処理工程を少なくとも含むものである。

【発明の実施の形態】以下、この発明の実施の形態を、 図を参照して説明する。

ながら、ディッシングを抑制した埋め込み配線の形成方 の構造については省略してある。先ず、図1 (a) に示 間絶縁膜4を400mm成膜する。次に、図1(b)に 実施の形態 1、図1および図2は、この発明の実施の形 態1を示す工程図である。この図1および図2を参照し 法について説明する。なお、ここでは、埋め込み配線下 すように、半導体基板としてのシリコン基板1上に、熱 酸化膜2を300nm、窒化膜3を60nm、およびB 示すように、層間絶縁膜4をフォトリングラフィー工程 ・異方性エッチング工程で加工し、埋め込み配線用の構 を形成する。このときの窒化膜3は、層間絶縁膜4のエ ッチングストッパ唇として用いる。

ーン上に、スパッタ法にて、パリアメタル6となるTa N (窒化タンタル) を35nmと、メッキのシード層即 ちCu膜 (趙解メッキの開始時に種となるCu薄膜) 7 を200mm成膜する。なお、パリアメタル6の材料と してはTaNの代わりにTa (タンタル)を用いてもよ い。そして電解メッキ法を用いて、シリコン基板1上に 【0021】次に、図1 (c) に示すように、そのパタ C u 膜 7 a の成膜を 6 0 0 n m 行う。

時点で研磨を停止する。シリコン基板1の表面全体には Cu膜7および7aが残されており、まだパリアメタル 基板1上のCu膜7および7aをCMP法(化学機械研 磨法) によって研磨し、元膜厚の90%程度を除去した 6 が露出していないため、ディッシングは発生しておら 【0022】次に、図2 (a) に示すように、シリコン ず平坦な表面が得られている。

メタル6がエッチングされにくい酸性溶液の薬液例えば 徴度が5%以下の硫酸や硫酸+過酸化水素等を用いてエ エッチングが進み、ウエハ全体でパリアメタル6が臨出 [0023] 次に、図2(b)に示すように、このシリ コン基板1を、水素イオン濃度がpH6以下で、パリア ッチングする。Ta Nは硫酸では非常にエッチングされ にくいため、Cu膜のみが選択的にエッチングされる。 した時点でエッチングを停止する。

MPを用いて、シリコン基板1上の不要なパリアメタル 6を全て除去し、平坦な埋め込み配線を形成する。この ときに用いるスラリー (研磨剤) は、Cu酸に対するT a Nの研磨速度の比率が、1以上(TaNの方が研磨さ [0024] そして、図2 (c) に示すように、再びC れやすい)であるものを用いる。..

られる。気相エッチングは、Taの発光スペクトルを検 ル埋め込みについてであるが、デュアル埋め込みの形成 【0025】上記図2 (a) の時点から、Cu版のみを によるウェットエッチの他に、アンモニアガスの様にC u膜との反応性の高いガスを用いた気相エッチング、A r イオンを用いた物理的なスパッタエッチング等も考え **徴択的に除去する方法については、C u 膜のエッチング** ト)をかけることもできる。なお、上記の説明はシング 出することによってエッチングのな点 (エンドポイン においても同様に形成できる。

0は回転定盤、11, 12は研磨ヘッド、13は搬送ロ 図において、15は研磨ヘッド、16はノズル、17は [0026] 図3は、実施の形態1で用いられる複数の 研磨ユニットと洗浄ユニットを持つCMP装置を示す構 【0027】また、図4は、図3における研磨ユニット **問ち母節ヘッド11と回憶定盤9、或いは母節ヘッド1** 成因である。図において、8はウェハカセット、9, 1 2と回転定盤10の部分の具体例を示す観略図である。 ボット、14,148,14bは洗浄ユニットである。

[0028]また、図5は、研磨後のウエハを洗浄する 20はスポンジブラシ、21はシリコン基板、22は藁 液ノズル、23は純木ノズルである。この様なCMP装 チングする薬液を入れることにより、CMP装置内で上 先浄コニット即ち図3における先浄コニット14, 14 **置を用いた場合、洗浄ユニット内の一つにCu膜をエッ** a, 14bの具体例を示す概略図である。図において、 スラリー、18は研磨布、19は回転定盤である。

【0029】図6は、上記処理を行う場合のウエハの谎 配全ての処理を行うことが可能となる。

(b) の形状を作る。2番目の研磨ユニットで不要なバ れを概略的に図示したものである。先ず、100研磨コ ニットで上記図2(a)の形状になるようにCu膜を研 磨する (図6 (a))。 次に、洗浄ユニットの一つでC u 膜を必要な量だけウエットエッチングして、上記図 2 リアメタルを除去し、上記図2(c)の形状を作る。つ まり、この2番目の研磨ユニットにおける2回目の化学 機械研磨は、シリコン基板21の装面からバリアメタル 一を残る洗浄ユニットで洗浄し、ウエハをカセットに戻 い、パリアメタルのみが選択的に研磨される研磨剤また は研磨条件を用いて行う。後はウエハに付着したスラリ の厚さ分だけCu膜がリセスするまでエッチングを行

局間絶縁膜との研婚速度が同じで、パリアメタルの研磨 【0030】なお、2回目の化学機械研修は、Cu膜と 速度のみを両者以上に増大させた研磨剤または研磨条件 を用いて行ってもよい。

に、パリアメタルが臨出することを検出するための光学 24mは光学検出手段としての光学式センサ、25はシ リコン基板、26は薬液ノズルである。シリコン基板2 その反射光を光学式センサ248で受光して装面の膜種 の変化を読みとり絳点検出を行う。この様なシステムを 備えたCMP装置を用いることにより、一つのCMP装 5.上のウェハ安面に光学式センサ24から光を照射し、 式センサの設置例を示す図である。図において、24, 【0031】図7は、Cu膜をウェットエッチする際 図内で埋め込み配線の形成が可能となる。

【0032】なお、上記実施の形態では、この発明を埋 の埋め込み配線を含む半導体装置およびその製造の場合 め込み配線を形成する場合について説明したが、勿論こ にも同様に適用できることは云うまでもない。

[0033]

ば、半導体基板上に形成された平坦な枌間絶縁膜に埋め と、上記層間絶縁膜上の不要なCu膜を薄皮残した状態 まで、1回目の化学機械研磨により除去する第3の工程 と、上記薄皮の状態のCu膜のみを、上記パリアメタル 除去する第5の工程とを有するので、配線幅・配線の密 **棋度などといったフイアウトに関わり無く、 化学機械**原 僚によるディッシングを防止し、平坦な安面の埋め込み 込み配線用の構を形成する第1の工程と、上記構にベリ と、不要なパリアメタルを2回目の化学機械研磨により アメタルと主配線となるCu膜を形成する第2の工程 が露出するまでエッチングにより除去する第4の工程 【発明の効果】以上のように、請求項1の発明によれ 配線が得られるという効果がある。

アメタルがTaまたはTaNを含む材料であり、かつ上 記Cu膜のエッチングは、水素イオン濃度がpH6以下 で、上記パリアメタルがエッチングされにくい酸性溶液 【0034】また、請求項2の発明によれば、上記バリ の薬液を用いて行われるので、薄皮の状態のCu膜のみ

を確実に除去できるという効果がある。

アメタルがTaまたはTaNを含む材料であり、かつ上 記Cu膜のエッチングは、上記Cu膜との化学反応が活 性なガスで、上記パリアメタルがエッチングされにくい ガスを用いた気相エッチングであるので、薄皮の状態の [0035]また、請求項3の発明によれば、上記パリ Cu膜のみを確実に除去できるという効果がある。

質)から、上記2回目の化学機械研磨 (バリアメタル研 ⑮) 終了までを、一台のCMP装置内でクローズさせる [0036]また、請求項4の発明によれば、上記Cu 膜のエッチングをCMP装置内の洗浄ユニット内で行う ので、1台のCMP装置内で全ての処理を行うことが可 ことによって、上記1回目の化学機械研磨 (Cu膜研 能になるという効果がある。

[0037]また、請求項5の発明によれば、上記Cu 膜のエッチングの際に、上記半導体基板のウエハ表面の 変化を光検出手段で検知し、上記パリアメタルの露出で エッチングのエンドポイントをかけるので、精度の良い 埋め込み配線の形成が可能になるという効果がある。

[0038]また、静水頃6の発明によれば、上記Ta の発光スペクトルを検出することにより、上記パリアメ で、精度の良い埋め込み配線の形成が可能になるという タルの韓出でエッチングのエンドポイントをかけるの 効果がある。 [0039]また、請求項1の発明によれば、Arイオ ンによるスパッタエッチを用いて、上記薄皮のCu膜を 除去するので、薄皮の状態のCu膜のみを確実に除去で きるという効果がある。

【0040】また、請求項8の発明によれば、上記2回 目の化学機械研磨は、上記半導体基板の表面から上記べ リアメタルの厚さ分だけ上記C u 膜がリセスするまでエ ッチングを行い、上記パリアメタルのみが選択的に研磨 される研磨剤または研磨条件を用いて行うので、埋め込 **A配線の形成の効率化、装置の小型化に寄与できるとい** う効果がある。

目の化学機械研磨は、上記Cu膜と上記層間絶縁膜との [0041]また、請求項9の発明によれば、上記2回 研磨速度が同じで、上記パリアメタルの研磨速度のみを 両者以上に増大させた研磨剤または研磨条件を用いて行 うので、埋め込み配線の形成の効率化、装置の小型化に 寄与できるという効果がある。

ニットと、上記パリアメタルの不要なものを除去する第 を洗浄する第2の洗浄ユニットとを備えたので、1台の CMP装置内で全ての処理を行うことができるという効 [0042] さらに、請求項10の発明によれば、半導 体基板上の層間絶縁膜に形成された埋め込み配線用の溝 を埋ているパリアメタルと主配線となるCu膜の内、該 Cu膜を薄皮が残る状態まで研磨する第1の研磨コニッ トと、上記Cu膜を必要な量だけ洗浄する第1の洗浄ユ 2の研磨ユニットと、上記半導体基板に付着した研磨剤

9

特開平13-358105

【図2】 この発明の実施の形態1による埋め込み配線 の形成方法を示す工程図である。 の形成方法を示す工程図である。

ユニットと洗浄ユニットを持つCMP装置を示す構成図 [図3] この発明の実施の形態1における複数の研修

ルの鶴出でエッチングの終点検出を行う光検出手段を備

導体基板のウエハ表面の変化を検知し、上記パリアメタ

えたので、精度の良い埋め込み配線の形成に寄与できる |0044||また、請求項12の発明によれば、半導体

という効果がある。

[0043]また、請求項11の発明によれば、上記半

図3の洗浄ユニットの具体例を示す観略図で (図2)

> の溝に形成され、パリアメタルと主配線となるCu膜を 有し、装面が平坦な埋め込み配線を備えたので、品質の

基板上の平坦な層間絶縁膜に設けられた埋め込み配線用

[0045]また、請求項13の発明によれば、半導体

優れた半導体装置が得られるという効果がある。

基板上に形成された平坦な層間絶縁膜に埋め込み配線用 の構を形成する第1の工程と、上記溝にパリアメタルと 主配線となるCu膜を形成する第2の工程と、上記層間 絶縁膜上の不要なCu膜を鞘皮残した状態まで、1回目 の化学機械研磨により除去する第3の工程と、上記蒋皮

図3の研磨ユニットの具体例を示す観略図で

[図4]

図1および図2の処理を行う場合のウエハの 流れを概略的示す図である。 [9図]

[図7] この発明の実施の形態1におけるパリアメタ ルが臨出することを検出するための光学式センサの設置 例を示す図である。

[図8] 従来例においてディッシングが発生している 状態を示す図である。

【図9】 従来例においてディッシングが発生している 状態を示す図である。 [作号の説明]

の状態のCu膜のみを、上記パリアメタルが露出するま

でエッチングにより除去する第4の工程と、不要なパリ

アメタルを2回目の化学機械研磨により除去する第5の 工程とを用いて埋め込み配線を形成する処理工程を少な くとも含むので、平坦な装面の埋め込み配線を有する品

低定盤、 11, 12, 15 研磨ヘッド、14, 14 a. 14b 洗浄ユニット、 17 スラリー (研磨 9, 10, 19 1,21,25 シリコン基板、4 層間絶縁膜、 剤)、 24,248 光学式センサ。 6 バリアメタル、7 Cu版、

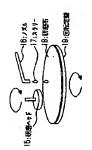
質の優れた半導体装置が得られ、製造の歩留まりの向上

に寄与できるという効果がある。

[図面の簡単な説明]

【図1】 この発明の実施の形態1による埋め込み配線

[図3]



14:17元线:71~

(P:光速119) 148:光速129

13:華承日出り

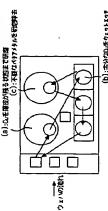
-12:研磨ヘッド

11:研磨ヘッド 10:回転定数

B. OBSTALLS

23:15X) X4 22: M. M. J. K.A. 23:187KV XIB [<u>8</u>2]

[9図]



(b):併分れの香りzットzッチ

フロントページの続き

特開平13-358105

3

5F033 HH11 HH21 HH32 MM01 MM02

MNI2 MNI3 PP15 PP27 PP33
QQ11 QQ14 QQ16 QQ19 QQ25
QQ48 QQ50 RR04 RR06 XX01
SF043 AA27 BR18 DD15 DD16 DD25
FF07 Fターム(参考) 5F004 CB02 DA00 DA23 DB08 FA08

7.78:04番

| CMPでCUEを除去

9

[図2]

[図]

(9)

→ 4: 開発電影器 → 3: 配口器 → 2: 配数口器 ●1:シリコン雑液

(一・ション機関

|| 開刊後は現に、埋め込み配は用漢を形式

-3:9:148 -2:8:8:148

一にション対策

強いこういっぱん → 4:面前档样数 → 3:单化度 → 2:标题化值

○ ハリアメタル、こい毛的選

→3:由江 →2: **新**新古

→1:シラン製板

[图图]

31,318

2:光柱力を

24年:光学区七/4

ディッシング

[6図]

26:MCB.) XA

[図7]

() 4: 原动的球型 () 3: 使代码 () 2: 整础行列

→ 4: 間切り場面 → 3: 取り回 → 2: 配配り回 1: シリコン物版

B:バリアメタル

7.7a:Cuts

9

○ CMPでバリアメタルを除去

-6:1(リアメタル

■ 余分ならし属を先がはがで除去

7.78:04

4×67:9~

9

9

4: 國際語為